

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное
образовательное учреждение высшего образования
«Тульский государственный университет»

Политехнический институт
Кафедра «Промышленная автоматика и робототехника»

Утверждено на заседании кафедры
«Промышленная автоматика и робототех-
ника»
« 17 » января 2023г., протокол № 2

И.о заведующего кафедрой


_____ О.А.Ерзин

**МЕТОДИЧЕСКИЕ УКАЗАНИЯ
по выполнению лабораторных работ
по дисциплине (модулю)
«Современные IT-технологии»**

**основной профессиональной образовательной программы
высшего образования – программы бакалавриата**

по направлению подготовки
15.03.02 Технологические машины и оборудование

с направленностью (профилем)
Информационно-измерительные и управляющие системы
технологических машин

Форма обучения: очная

Идентификационный номер образовательной программы: 150302-01-22

Тула 2023 год

Разработчик(и) методических указаний

Зайчиков Игорь Вячеславович, канд.техн.наук, доц.

(ФИО, должность, ученая степень, ученое звание)



(подпись)

(ФИО, должность, ученая степень, ученое звание)

(подпись)

Содержание

1. Лабораторная работа №1. Состояния цифрового сигнала. Булевы операции над сигналами
2. Лабораторная работа №2. Функционирование простейших элементов памяти.
3. Лабораторная работа №3. Преобразование RS-триггера в DE-триггер для формирования регистров периферийных устройств.
4. Лабораторная работа №4. Архитектура системной магистрали УМПК-80
5. Лабораторная работа №5. Команды доступа к регистрам, памяти и портам на системной магистрали УМПК-80
6. Лабораторная работа №6. Составление и отладка управляющей программы для вывода в порт
7. Лабораторная работа №7. Составление и отладка управляющей программы для ввода из порта
8. Лабораторная работа №8. Составление и отладка управляющей программы проверки бит порта ввода и установки бит порта вывода

1. Лабораторная работа №1.

Состояния цифрового сигнала. Булевы операции над сигналами

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является изучение состояний цифрового сигнала и булевых операций над цифровыми сигналами.

Задачей работы является изучение особенностей цифровых сигналов и булевых операций в различных типах логики.

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

Привести пример временной диаграммы, отражающей различные состояния одного цифрового сигнала.

Показать интервалы времени, соответствующие

- устойчивым состояниям или процессам удержания логического уровня;
- неустойчивым состояниям или процессам переключения;
- подключённым состояниям или процессам передачи токов и напряжений;
- отключённым состояниям (высокоимпедансным состояниям –z) или процессам удержания линии с высоким сопротивлением при отсутствии передачи токов и напряжений;
- определённым состояниям или процессам с известными параметрами;
- неопределённым состояниям или процессам с неизвестными параметрами;

Разобрать комбинации состояний между собой.

При использовании двухуровневой логики сигналов с учетом равнозначности входных сигналов правила функционирования простейших цифровых элементов сводятся к следующим операциям, называемых булевыми

а) логическое умножение: уровень логического нуля на любом входе дает на выходе уровень логического нуля; отсутствие нулей на входах дает на выходе уровень логической единицы - булева операция И;

б) логическое сложение: уровень логической единицы на любом входе дает на выходе уровень логической единицы; отсутствие единиц на входах дает на выходе уровень логического нуля - булева операция ИЛИ;

в) логическое вычитание: любые пары входов с одинаковыми логическими уровнями сводятся к уровню логического нуля; любые пары входов с разными логическими уровнями сводятся к уровню логической единицы - булева операция ИСКЛЮЧАЮЩЕЕ ИЛИ;

г) логическое отрицание: уровень логического нуля переходит в уровень логической единицы; уровень логической единицы переходит в уровень логического нуля - булева операция НЕ;

Получить базовые булевы операции можно с учетом равнозначности для двух входных сигналов путем анализа всех возможных выходных реакций двухвходового элемента (привести и разобрать таблицу для перебора комбинаций состояний двух входов X1 и X2 и для перебора комбинаций соответствующих состояний выходного сигнала Y)

Для определения реакций указанных элементов используют таблицы истинности, в которых указывают входные состояния и выходные реакции элемента.

№	X1	X0	И &	И-НЕ &	ИЛИ 	ИЛИ-НЕ 	ИсклИЛИ =	ИсклИЛИ-НЕ =
0	0	0	0	1	0	1	0	1
1	0	1	0	1	1	0	1	0
2	1	0	0	1	1	0	1	0
3	1	1	1	0	1	0	0	1

Разобрать пример временной диаграммы, отражающей функционирование элементов 4И, 4ИЛИ, 4ИсклИЛИ.

3. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная доска

4. ЗАДАНИЕ НА РАБОТУ.

Зафиксировать теоретические сведения и временные диаграммы для состояний цифрового сигнала и булевых операций над цифровыми сигналами

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Привести таблицу истинности элемента 2И.
2. Привести таблицу истинности элемента 2ИЛИ.
3. Привести таблицу истинности элемента 2ИсклИЛИ.
4. Нарисовать диаграмму выхода элемента И при заданных временных диаграммах входов.
5. Нарисовать диаграмму выхода элемента ИЛИ при заданных временных диаграммах входов.
6. Нарисовать диаграмму выхода элемента ИсклИЛИ при заданных временных диаграммах входов.

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать таблицы истинности элементов булевых операций и временные диаграммы функционирования элементов булевых операций

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ.

1. Шило В.Л. Популярныe цифровые микросхемы: Справочник. 2-е изд., испр.-Челя-бинск: Металлургия, Челябинское отд., 1989. – 352 с.: ил. - (Массовая радиобиблиотека. Вып.1111).

2. Лабораторная работа №2.

Функционирование простейших элементов памяти .

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является изучение простейших элементов памяти с возможностью сохранения выходного состояния.

Задачей работы является освоение управления простейших элементов памяти с возможностью сохранения выходного состояния.

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

Получить цифровую схему с устойчивыми выходными состояниями можно используя отрицательные обратные связи и элементы базовых булевых операций. При этом для управления должны оставаться свободными дополнительные входы. Схема, обладающая способностью переключаться в какое-либо устойчивое состояние, носит название триггера, а механизм переключения - триггерным. Следует учесть, что не все элементы базовых булевых операций дадут желаемый результат. Основой триггерного механизма является схема кольцевого включения двух инверторов, то есть элементов НЕ:

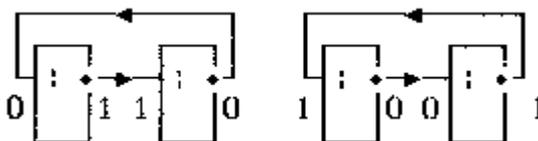


Рис.1

При этом, если на вход одного из элементов поступил логический "0" или "1", то за счет двойной инверсии в кольце это же состояние вернется без изменений на данный элемент, а общее состояние схемы будет без изменений сохраняться сколь угодно долго.

С целью управления подобными кольцевыми схемами можно использовать 2-хвходовые элементы булевых операций с инверсией выхода:

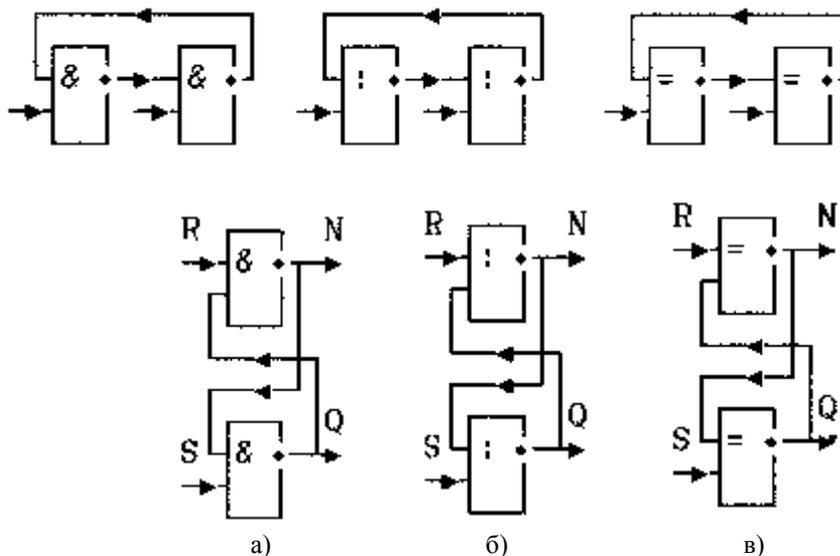


Рис.2

Схема (рис.2а) носит название RS-триггера, входы символично обозначены первыми буквами английских слов:

- R - Reset - Сброс выхода в "0";
- S - Setup - Установка выхода в "1",
- Q - Quit – Выход;
- N - Not a quit - инверсный выход.

Схемы (рис.2б), (рис.2в) имеют в основе другой базовый элемент и сохраняют для сравнения обозначения входов и выходов.

Анализ схем по таблицам истинности для элементов 2И-НЕ, 2ИЛИ-НЕ дает таблицы истинности или функционирования приведенных схем:

№	R	S	RS& Q	RS& N	RS Q	RS N	RS= Q	RS= N
0	0	0	1	1	П	~П	Н	Н
1	0	1	0	1	0	1	Н	Н
2	1	0	1	0	1	0	Н	Н
3	1	1	П	~П	0	0	Н	Н
4	Ф	Ф	З	З	0	0	Н	Н
5	С	С	1	1	З	З	Н	Н

Функционирование схемы (рис.2а) можно кратко описать так: активными уровнями входов R и S являются логические "0". При комбинации входов R=0, S=1 имеем принудительный сброс выхода Q=0 (N=1). При комбинации входов R=1, S=0 имеем принудительную установку выхода Q=1 (N=0). При комбинации входов R=1, S=1 имеем режим сохранения предыдущего по времени состояния выхода триггера Q=П (N=~П). При комбинации входов R=0, S=0 имеем принудительную установку обоих выходов Q=1 и N=1. При подаче на входы R и S двух фронтов схема ведет себя неоднозначно, так как будет выходить из принудительных состояний Q=1 и N=1 в неопределённый состояния Q=0 или 1 и N=1 или 0 через неустойчивые состояния. В цифровой технике неоднозначность не приемлема, поэтому данную комбинацию входных сигналов принято считать запрещенной к применению. Остальные комбинации R=x, S=x соответствуют режиму сохранения предыдущего по времени состояния выхода триггера Q=П (N=~П).

Функционирование схемы (рис.2б) прямо противоположно по значению входных и выходных сигналов, но механизм прежний.

Схема (рис.2в) для триггерного механизма не подходит, так как имеет режимы генерации автоколебаний.

Разобрать временные диаграммы функционирования триггеров на базе элементов И-НЕ и ИЛИ-не при произвольных входных сигналах входов R и S.

3. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная доска

4. ЗАДАНИЕ НА РАБОТУ.

Зафиксировать теоретические сведения и временные диаграммы для состояний триггерных элементов типа RS на базе булевых операций.

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Привести таблицу истинности триггерного элемента на базе 2И-НЕ.
2. Привести таблицу истинности триггерного элемента на базе 2ИЛИ-НЕ.
3. Привести таблицу истинности триггерного элемента на базе 2ИсклИЛИ-НЕ.
4. Нарисовать диаграмму выходов Q и N триггерного элемента на базе 2И-НЕ при заданных временных диаграммах входов R и S.
5. Нарисовать диаграмму выходов Q и N триггерного элемента на базе 2ИЛИ-НЕ при заданных временных диаграммах входов R и S.
6. Нарисовать диаграмму выходов Q и N триггерного элемента на базе 2ИсклИЛИ-НЕ при заданных временных диаграммах входов R и S.

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать таблицы истинности триггерных элементов на базе булевых операций и временные диаграммы функционирования триггерных элементов на базе булевых операций.

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ.

1. Шилов В.Л. Популярныe цифровые микросхемы: Справочник. 2-е изд., испр.-Челя-бинск: Металлургия, Челябинское отд., 1989. – 352 с.: ил. - (Массовая радиобиблиотека. Вып.1111).

3. Лабораторная работа №3.

Преобразование RS-триггера в DE-триггер для формирования регистров периферийных устройств.

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является изучение триггерных элементов памяти RSE и DE с возможностью сохранения выходного состояния.

Задачей работы является освоение управления триггерными элементами памяти RSE и DE с возможностью сохранения выходного состояния.

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

Для реализации различных способов запоминания информации с помощью триггеров их схемы расширяют с помощью дополнительных элементов, которые позволяют для этих целей иметь дополнительные входы управления. Используя базовую схему RS-триггера на элементах 2И-НЕ, получим модифицированную схему с дополнительным входом разрешения E (Enable) изменения состояния выходов по уровню логического "0" и схему трансляции данных от входа данных D (Data) со входом разрешения E (Enable) трансляции на выход Q (Quit) по уровню логического "0" с помощью добавочных элементов для булевых операций, а также сокращенные таблицы истинности для них:

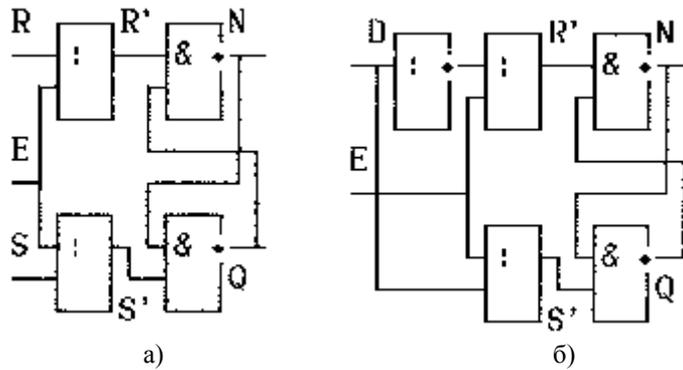


Рис.4

Привести схему RSE-триггера и объяснить функционирование дополнительных элементов.

№	R	S	E	Q	N
0	0	0	0	1	1
1	0	1	0	0	1
2	1	0	0	1	0
3	1	1	0	П	~П
4	Ф	Ф	0	3	3
5	x	x	1	П	~П

Разобрать временную диаграмму функционирования RSE-триггера на базе элементов И-НЕ при произвольных входных сигналах входов R, S и E.

Привести схему DE-триггера и объяснить функционирование дополнительных элементов

№	D	E	Q	N
0	0	0	0	1
1	1	0	1	0
2	x	1	П	~П

Разобрать временную диаграмму функционирования DE-триггера на базе элементов И-НЕ при произвольных входных сигналах входов D и E.

3. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная доска

4. ЗАДАНИЕ НА РАБОТУ.

Зафиксировать теоретические сведения и временные диаграммы для состояний триггерных элементов типа RSE и DE на базе булевых операций И-НЕ.

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Привести таблицу истинности триггерного элемента типа RSE на базе 2И-НЕ.
2. Нарисовать диаграмму выходов Q и N триггерного элемента типа RSE на базе 2И-НЕ при заданных временных диаграммах входов R, S и E.
3. Привести таблицу истинности триггерного элемента типа DE на базе 2И-НЕ.
4. Нарисовать диаграмму выходов Q и N триггерного элемента типа DE на базе 2И-НЕ при заданных временных диаграммах входов D и E.

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать таблицы истинности триггерных элементов типа RSE и DE на базе булевых операций 2И-НЕ и временные диаграммы функционирования триггерных элементов типа RSE и DE на базе булевых операций 2И-НЕ.

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ.

1. Шило В.Л. Популярные цифровые микросхемы: Справочник. 2-е изд., испр.-Челя-бинск: Металлургия, Челябинское отд., 1989. – 352 с.: ил. - (Массовая радиобиблиотека. Вып.1111).

4. Лабораторная работа №4.

Архитектура системной магистрали УМПК-80.

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является освоение функционирования системной магистрали учебного микропроцессорного комплекта УМПК-80

Задачей работы является изучение особенностей аппаратуры и правил функционирования имеющихся блоков на системной магистрали учебного микропроцессорного комплекта УМПК-80

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

2.1. Функциональная схема учебного микропроцессорного комплекта УМПК-80 (плакат)

2.2. Учебная микроЭВМ УМПК-80. ПБА2.390.039.ПС. Паспорт.

3. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная микроЭВМ типа УМПК 80.

4. ЗАДАНИЕ НА РАБОТУ.

1. Ознакомиться и зарисовать функциональную схему учебного микропроцессорного комплекта УМПК-80

2. По паспорту ознакомиться и зафиксировать основные правила функционирования узлов схемы учебного микропроцессорного комплекта УМПК-80

3. Ознакомиться со служебными режимами функционирования схемы учебного микропроцессорного комплекта УМПК-80 для отладки программ.

4. Обратит особое внимание для дальнейшего программирования на устройства звукового сигнала, светодиодного дисплея, клавиатуры, регистровых портов ввода-вывода и системы индикации

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Какие режимы клавиатуры для отладки программ доступны?

2. Что регистрируют светодиодные индикаторы УМПК-80?

3. Как вводятся машинные коды в память УМПК-80?

4. Какие основные узлы имеются в УМПК-80?

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать функциональную схему учебного микропроцессорного комплекта УМПК-80 и основные правила функционирования его узлов

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ.

1. Микропроцессоры: в 3-х кн. Кн. 3. Средства отладки, лабораторный практикум, задачник: Учеб. для втузов/Н.В.Воробьев, В.Л.Горбунов, А.В. Горячев и др.; Под ред. Л.Н. Преснухина. - К.: Высш.шк., 1936. - 351 с.

2. Учебная микроЭВМ УМПК-80. ПБА2.390.039.ПС. Паспорт.

5. Лабораторная работа №5.

Команды доступа к регистрам, памяти и портам на системной магистрали УМПК-80

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является освоение способов и команд доступа к регистрам, памяти и портам на системной магистрали УМПК-80

Задачей работы является изучение особенностей команд и их кодировки при использовании ассемблера и машинных кодов

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

Команды доступа к регистрам, памяти и портам относятся к группе команд пересылки информации. Команды пересылки информации осуществляют двухсторонний обмен между внешней памятью и регистрами микропроцессора, между различными регистрами блока РОН и двухсторонний обмен между портами и регистрами. При этом содержимое источника информации и состояние триггеров флагового регистра не изменяются.

ПРИМЕР 2.1. Команда MOV R, M. (Move from memory) загружает регистр R (с номером DDD) содержимым ячейки памяти, адрес которой хранится в регистровой паре HL.

Схема команды: [$\langle HL \rangle$] \rightarrow [R]

Код операции: 01DDD110

Эта команда однобайтная, выполняется за два цикла. Варианты команды:

	Код операции
MOV A, M	7E
MOV B, M	46
MOV C, M	4E
MOV D, M	56
MOV E, M	5E
MOV H, M	66
MOV L, M	6E

ПРИМЕР 2.2. Команда MOV M, R. (Move to memory) записывает в ячейку памяти, адрес которой хранится в регистровой паре HL, содержимое регистра R с номером (SSS).

Схема команды: [R] \rightarrow [(HL)]

Код операции: 01110SSS

Эта команда однобайтная, выполняется за два цикла. Варианты команды:

	Код операции
MOV M, A	77
MOV M, B	70
MOV M, C	71
MOV M, D	72
MOV M, E	73
MOV M, H	74
MOV M, L	75

ПРИМЕР 2.3. Команда MOV R₁, R₂. (Move register) загружает регистр R₁ с номером (DDD) содержимым регистра R₂ с номером (SSS).

Содержимое R₂ не меняется.

Схема команды: [R₂] \rightarrow [R₁]

Код операции: 01DDDSSS

Эта команда однобайтная, выполняется за один цикл. Некоторые варианты этой команды:

	Код операции
MOV B, A	47
MOV A, B	78
MOV C, A	4F
MOV A, C	79
MOV C, B	48
MOV B, C	41

Изучить команды LDA $\langle B_2 \rangle \langle B_3 \rangle$, STA $\langle B_2 \rangle \langle B_3 \rangle$, LXI $\langle B_2 \rangle, \langle B_3 \rangle$, LHLD $\langle B_2 \rangle, \langle B_3 \rangle$, SHLD $\langle B_2 \rangle, \langle B_3 \rangle$ самостоятельно.

ПРИМЕР 2.4. Команда ввода/вывода IN и OUT. Второй байт этих команд представляет собой 8-битный адрес порта ввода/вывода, а источником или приёмником данных может быть только аккумулятор.

Схема команды OUT: [$\langle port \rangle$] \rightarrow [A]

Код операции: 11010011 $\langle D3 \rangle$

Схема команды IN: [A] \rightarrow [$\langle port \rangle$]

Код операции: 11011011 $\langle DB \rangle 5$.

3. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная микроЭВМ типа УМПК 80.

4. ЗАДАНИЕ НА РАБОТУ.

1. Ознакомиться с приведёнными командами доступа к регистрам, памяти и портам
2. Зарисовать схемы выполнения приведённых команд доступа к регистрам, памяти и портам
3. По паспорту ознакомиться с другими командами доступа к регистрам, памяти и портам

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Перечислите команды пересылки между регистрами.
2. Какие команды имеют доступ к памяти.?
3. Как работают команды доступа к портам?
4. Опишите схему команды MOV H, M.
5. Опишите схему команды MOV C, B.
6. Опишите схему команды OUT 30.
7. Какие команды обращения к подком.

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать описание команд для доступа к регистрам, памяти и портам.

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ.

1. Микропроцессоры: в 3-х кн. Кн. 3. Средства отладки, лабораторный практикум, задачник: Учеб. для втузов/Н.В.Воробьёв, В.Л.Горбунов, А.В. Горячев и др.; Под ред. Л.Н. Преснухина. - К.: Высш.шк., 1936. - 351 с.
2. Учебная микроЭВМ УМПК-80. ПБА2.390.039.ПС. Паспорт.

6. Лабораторная работа №6.

Составление и отладка управляющей программы для вывода в порт.

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является освоение программного доступа к портам периферийных устройств (ПУ) на системной магистрали.

Задачей работы является изучение особенностей команд вывода в порт OUT и обращения к подпрограммам CALL, а также методов использования стека при создании подпрограмм.

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

Команда вывода из порт OUT при создании программ использует ячейку адресного пространства портов для ПУ с указанным номером в качестве приёмника двоичной информации. Источником этой информации является всегда по умолчанию регистр аккумулятора.

Учитывая ограниченные возможности памяти при разработке, нужно стараться сделать их как можно короче. С этой целью часть программы, которая неоднократно повторяется, или программа, которая часто используется, могут быть оформлены в виде подпрограмм - последовательностей команд, выполнение которых может быть вызвано из любого места программы любое количество раз. Процесс передачи управления к подпрограмме называется ее вызовом. Данные и адреса, требуемые для работы подпрограммы, называют входными параметрами. Результаты работы программы, передаваемые по окончании ее работы в основную программу, называются выходными параметрами.

Для вызова подпрограммы и возврата из нее используются команда CALL <A₂><A₁> и RET.

Команда CALL <A₂><A₁> загружает в программный счетчик МП БИС содержимое байтов <A₂><A₁>, записанных вслед за кодом команды CALL (СД). Содержимое байта <A₂> записывается в младший байт программного счетчика (PCL), а содержимое <A₁> - в старший байт (PCH), при этом МП БИС автоматически сохраняет в стеке адрес основной программы, к которому она будет обращаться после выполнения подпрограммы.

Стек - специально организованная область ОЗУ, задействованная в микроЭВМ для временного хранения данных или адресов. Число, записанное в стек последним, извлекается первым.

Команда RET(C9) помещает в программный счетчик последнее записанное на данный момент в стеке число. После этого выполнение программы будет осуществляться с этого адреса. Любая подпрограмма должна кончатся командой RET. Автоматическое сохранение и восстановление адреса основной программы при выполнении подпрограмм позволяет сделать подпрограммы вложенными, т.е. осуществлять вызов одной подпрограммы из другой. Уровень вложенности определяется размером стека.

Рассмотрим пример программы 1 использования подпрограммы временной задержки DLY при организации вывода информации в порт ПУ с номером D3 в микроЭВМ.

Программа 1.

Адрес	Машинный код	Метка	Мнемокод	Комментарий
0800	01 00 010	MAIN	LXI B, 0100	0100 -> BC
0803	AF	RP	XRA A	0 -> A
0804	D3 30		OUT 30	A -> Вых. устр.

0806	CD 30 04	CALL DLY=0430	Вызов п/п задержки
0809	2F	CMA	NOT(A) -> A
080C	D3 30	OUT 30	A -> Вых.устр.
080E	CD 30 04	CALL DLY=0430	Вызов п/п задержки
0811	C3 0008	JMP RP	Повторить с RP

3. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная микроЭВМ типа УМПК-80.

4. ЗАДАНИЕ НА РАБОТУ.

1. Ознакомиться с командой вывода OUT в регистр порта D3 с индикацией его состояния.
2. Ознакомиться с командами вызова и возврата из подпрограмм.
3. Определить при каких числах, записанных в регистр В, подпрограмма 1 будет осуществлять минимальное и максимальное время задержки, если машинный такт $T=0,6$ мкс.
4. Разработать подпрограмму 2-х и 4-хсекундной временной задержки. Адрес подпрограммы, реализующей временную задержку в 1 мс - 0430.
4. Составить программу, последовательно включающую светодиоды выходного устройства на время 2 и 4 секунды соответственно.

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Каков механизм работы команды OUT?
2. Каков механизм работы стека?
3. В какой области памяти может быть расположен стек?
4. Для чего используется стек в микроЭВМ?
4. С помощью каких команд можно задать или переобозначить область памяти отведенную под стек?
5. Укажите порядок выполнения команды.
6. В чём отличие выполнения микроЭВМ команд CALL и RET?
7. В какой последовательности сохраняется и извлекается содержимое регистров МП БИС в подпрограммах?

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать

1. Алгоритмы программ
2. Текст отлаженной программы

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1. Микропроцессоры: В 3-х кн.Кн.3. Средства отладки, лабораторный практикум, задачник: Учеб. для втузов/Н.В.Воробьев, В.Л.Горбунов, Л.В.Горячев и др.; Под ред. Л.Н.Преснухина,- М.: Высш. шк., 1986.-351 с.
2. Учебная микроЭВМ УМПК-80. ПБА2.390.039.ПС. Паспорт

7. Лабораторная работа №7.

Составление и отладка управляющей программы для ввода из порта.

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является освоение программного доступа к портам периферийных устройств (ПУ) на системной магистрали.

Задачей работы является изучение особенностей команд ввода из порта IN при создании программ.

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

Команда ввода из порта IN при создании программ использует ячейку адресного пространства портов для ПУ с указанным номером в качестве источника двоичной информации. Приёмником этой информации является всегда по умолчанию регистр аккумулятора.

Рассмотрим пример программы 2 при организации ввода информации из порта ПУ с номером 20 в микроЭВМ. С целью отображения принятого от ПУ двоичного кода программа использует команду вывода в порт 30 для отображения принятого от ПУ двоичного кода в соответствии программой 1.

Программа 2.

Адрес	Машинный код	Метка	Мнемокод	Комментарий
-------	--------------	-------	----------	-------------

0800	01 00 01	MAIN	LXI B, 0100	0100 -> BC
0803	DB 20	RP	IN 20	Вх.устр. -> A
0805	D3 30		OUT 30	A -> Вых.устр.
0807	CD 30 04		CALL DLY=0430	Вызов п/п задержки
080A	C3 0008		JMP RP	Повторить с RP

5. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная микроЭВМ типа УМПК-80.

4. ЗАДАНИЕ НА РАБОТУ.

1. Ознакомиться с командой ввода IN из регистра порта 20 с индикацией его состояния.
2. Ознакомиться с командами вызова и возврата из подпрограмм.
3. Определить при каких числах, записанных в регистр В подпрограмма 1. будет осуществлять минимальное и максимальное время задержки, если машинный такт $T=0,6$ мкс.
4. Разработать собственную подпрограмму для временной задержки, равной 0.25 и 0.5 секунды.
5. Составить программу, последовательно включающую светодиоды выходного устройства на время 0.25 и 0.5 секунды соответственно.

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Каков механизм работы команды IN?
2. Каков алгоритм выполнения подпрограммы временной задержки?
3. Как рассчитать величину задержки для подпрограммы временной задержки?
4. Какие регистры можно использовать в подпрограмме временной задержки?
5. Какие регистры нельзя использовать в подпрограмме временной задержки?

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать

1. Алгоритмы программ
2. Текст отлаженной программы

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1. Микропроцессоры: В 3-х кн.Кн.3. Средства отладки, лабораторный практикум, задачник: Учеб. для втузов/Н.В.Воробьев, В.Л.Горбунов, Л.В.Горячев и др.; Под ред. Л.Н.Преснухина,- М.: Высш. шк., 1986.-351 с.
2. Учебная микроЭВМ УМПК-80. ПБА2.390.039.ПС. Паспорт

8. Лабораторная работа №8.

Составление и отладка управляющей программы проверки бит порта ввода и установки бит порта вывода.

1. ЦЕЛЬ И ЗАДАЧИ РАБОТЫ.

Целью работы является освоение программного доступа к портам периферийных устройств (ПУ) на системной магистрали.

Задачей работы является изучение особенностей команд булевых операций при вводе информации из порта и выводе информации в порт при создании программ.

2. ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ.

Команда ввода из порта IN при создании программ использует ячейку адресного пространства портов для ПУ с указанным номером в качестве источника двоичной информации. Приёмником этой информации является всегда по умолчанию регистр аккумулятора. Над регистром аккумулятора выполняется поразрядная булева операция И с помощью маски со значением 10. Данное значение позволяет обнулить все разряды, кроме разряда №4, который сохранит своё значение после операции И. С помощью команды условного перехода по ненулевому значению аккумулятора образуется ветвление алгоритма по значению разряда №4.

Если значение разряда №4 равно нулю, то выполняется установка значения разряда №4 в единицу поразрядной булевой операцией ИЛИ с помощью маски со значением 10.

Если значение разряда №4 равно единице, то выполняется сброс значения разряда №4 в нуль поразрядной булевой операцией И с помощью маски со значением EF.

После изменения значения разряда №4 выполняется вывод всего кода аккумулятора в порт ПУ. Таким образом программа проверяет значение разряда №4 от порта входного ПУ, инвертирует его и выдаёт в порт выходного ПУ, оставляя без изменений остальные разряды кода.

Рассмотрим пример программы 3 при организации ввода информации из порта ПУ с номером 20 в микро-ЭВМ и инвертирования значения разряда №4. С целью отображения принятого от ПУ двоичного кода программа использует команду вывода в порт 30 для отображения принятого от ПУ двоичного кода в соответствии программой 1.

Программа 3.

Адрес	Машинный код	Метка	Мнемокод	Комментарий
0800	DB 20	MAIN	IN 20	Вх.устр. -> A
0802			MOV C, A	A -> C
0803			ANI A, 10	A AND 10 -> A
0805	C2 00 08		JNZ RS	Переход на RS
0808			MOV A, C	C -> A
0809			ORI A, 10	A OR 10 -> A
080B	C3 00 08		JMP OT	Переход на OT
080E		RS	MOV A, C	C -> A
080F			ANI A, EF	A AND EF -> A
0811	D3 30	OT	OUT 30	A -> Вых.устр.
0813	C3 00 08		JMP MAIN	Повторить с MAIN

6. ИСПОЛЬЗУЕМОЕ ОБОРУДОВАНИЕ.

Учебная микроЭВМ типа УМПК-80.

4. ЗАДАНИЕ НА РАБОТУ.

1. Ознакомиться с командами логических булевых операций И и ИЛИ.
2. Ознакомиться с командами условных переходов.
3. Составить и отладить программу инвертирования значение разряда №4 от порта входного ПУ с выводом результат порт выходного ПУ.

5. КОНТРОЛЬНЫЕ ВОПРОСЫ.

1. Каков механизм работы команды И?
2. Каков механизм работы команды ИЛИ?
3. Каков механизм работы команды ИскЛИИ?
4. Каков механизм работы команды условного перехода по нулевому значению?
5. Каков механизм работы команды условного перехода по ненулевому значению?
6. Каков механизм работы команды условного перехода по переполнению значению?
7. Каков механизм работы команды условного перехода по положительному значению?
8. Каков механизм работы команды условного перехода по отрицательному значению?

6. СОДЕРЖАНИЕ ОТЧЕТА

Отчёт должен содержать

1. Алгоритмы программ
2. Текст отлаженной программы

7. БИБЛИОГРАФИЧЕСКИЙ СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

1. Микропроцессоры: В 3-х кн.Кн.3. Средства отладки, лабораторный практикум, задачник: Учеб. для втузов/Н.В.Воробьёв, В.Л.Горбунов, Л.В.Горячев и др.; Под ред. Л.Н.Преснухина,- М.: Высш. шк., 1986.-351 с.
2. Учебная микроЭВМ УМПК-80. ПБА2.390.039.ПС. Паспорт